

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**LEAD FRAME**

Patent Number: JP60231349  
Publication date: 1985-11-16  
Inventor(s): KOGA NOBUHIRO  
Applicant(s): TOSHIBA KK  
Requested Patent:  JP60231349  
Application: JP19840088165 19840501  
Priority Number(s):  
IPC Classification: H01L23/48  
EC Classification:  
Equivalents:

**Abstract**

**PURPOSE:** To improve moisture resistance with respect to a semiconductor element, which is enclosed in a package, and to facilitate the deburring of a molding resin, by differentiating the surface roughnesses and the surface materials of an outer lead part and an inner lead part.

**CONSTITUTION:** For an outer lead part 2a, a material having a smooth surface roughness is used. Thus adhesion is made low and the burr of a molding resin is hard to attach. Therefore the deburring becomes easy. The surface roughness of the material of only the part of an inner lead part 2b of a lead 2 is made rough by lapping, press or the like, and the adhesion of the inner lead part is made good. Or a partial plated layer 6 is provided on the inner lead part 2b. The wire bonding between a semiconductor element 8 and the lead 2 is made easy. Or a plated layer 7 is attached only to the inner lead part 2b and the different material can be formed.

Data supplied from the esp@cenet database - 12

⑬ Int.CI.

H 01 L 23/48

識別記号

厅内整理番号

7357-5F

⑭ 公開 昭和60年(1985)11月16日

審査請求 未請求 発明の数 2 (全4頁)

⑮ 発明の名称 リードフレーム

⑯ 特 願 昭59-88165

⑰ 出 願 昭59(1984)5月1日

⑱ 発明者 古賀 伸広 大分市大字松岡3500番地 株式会社東芝大分工場内

⑲ 出願人 株式会社 東芝 川崎市幸区堀川町72番地

⑳ 代理人 弁理士 猪股 清 外3名

## 明細書

1. 発明の名称 リードフレーム

2. 技術請求の範囲

1 ベレット形状部と、このベレット形状部に近接しパッケージ内に入られるインナーリード部およびこのパッケージ外に出るアウターリード部からなる複数のリードとを有するリードフレームにおいて、前記インナーリード部の表面は鏡面加工され、アウターリード部の表面は常に加工されることを特徴とするリードフレーム。

2 ベレット形状部と、このベレット形状部に近接しパッケージ内に入られるインナーリード部およびこのパッケージ外に出るアウターリード部からなる複数のリードとを有するリードフレームにおいて、前記インナーリード部の表面のみに所定の厚さのメッキ層を形成したことを特徴とするリードフレーム。

## 3. 発明の詳細な説明

(発明の技術分野)

この発明は半導体、ベレット等を収納するパッケージに係り、特にプラスチックパッケージに使用されるリードフレームに関するもの。

(発明の技術的背景とその問題点)

一般に半導体素子のプラスチックパッケージ製品の耐久性を定める要因としては、

① 半導体素子自体特にそのパッケージョン部に、

② プラスチックモールド樹脂の不純物含有量 (C1-イオン等)、

③ モールド樹脂の内面、邊面、リードフレームとの密着性、

④ 半導体素子の外気汚染等が挙げられる。

この中で、半導体素子を形成するアルミニウムの酸化を防ぎ、また水分の侵入に対しては種々の対策が施されている。これはリードフレームと樹脂との密着性を試験するラジオロードとプレッシャークラックテスト (PCT) という

等の方法は既存品との間に相違が見られるという報告もあるためである(トリップス同行、トリップスアルーバースM012151VLSI パッケージング技術、第7回パッケージング実験と技術開発会議)。このように従来は樹脂の耐熱性や耐候性を上げるためにモールド技術あるいは樹脂の技術があこなわれていた。

ところで、密着あるいは気密性の向上に当しては、パッケージ内に入られるリードフレームがもう1つの大きな要因となっているが、これについても従来あまりおほが用いられてはいなかった。

従来プラスチックパッケージ用のリードフレーム材料としては、主として42アロイ系合金材料が使用されてきたが、これは機械的強度、耐候性、耐候性強度、メッキ性、コスト等、半導体素子とのマッチングやモールド樹脂とのマッチングを考慮して決定されたものである。しかしパッケージ内に収納されるリードフレームの表面についてはとくに考慮されているものはなかった。

第1図は従来広く使用されているリードフレーム

- 3 -

めにポンティングエリアよりやや広めに第1回で述べたように第1回内を部分メッキしたものであるにすぎない。

これらのメッキはプラスチックパッケージを形成するモールド樹脂との耐熱性を考慮してなされたものではない。今後LSI、VLSI化が進むとパッケージの高機能化が進み、小型化とともに高機能性が要求されている。こうした場合、アウターリード部からベレット樹脂部1上の半導体素子までのバスが短くなり、パッケージを構成する樹脂のみの対応では気密性や耐候性を保証することが困難となっている。

#### (発明の目的)

本発明は上記のほかに記載してなされたもので、インナーリード部とモールド樹脂との耐熱性をよくしモールド樹脂部から侵入して半導体素子に影響を与える水分をシャットすることによりモールド樹脂製品の耐候性の向上を計り、供給のない製品を供給することでのできるリードフレームを提供することを目的とする。

- 5 -

ムの構造を示す平面図である。ベレット樹脂部1に半導体素子等のベレットが埋められ、この樹脂部1に一輪が近接した樹脂のリード2が配置されている。ベレット樹脂部1に半導体素子をダイボンドし、この半導体素子とリード2との間でワイヤーボンドが施されたのち、プラスチック樹脂封止により周囲に2周樹脂で示した部分3内がパッケージ内に収納される。

なお、このモールド樹脂パッケージ内(部分3内)に存在するリード2の部分をインナーリード、その外側に突出するリード2の部分をアウターリードと呼んでいる。アウターリードはタイバー4に収納され、このタイバー4はリードフレーム5に結合してリードフレームの単位ユニットが形成されている。

この発明従来のリードフレームでは、リードフレームの表面を特に配慮をしたものはない。強いて申ければ、前述したダイボンドやワイヤーボンドのためにリードフレームの全面をメッキするものや、ポンティングエリアのメッキ層を保有するた

- 4 -

#### (発明の要旨)

上記目的を達成するため本発明は、ベレット樹脂部と、この樹脂部に近接しパッケージ内に収納するアウターリード部およびこのパッケージ外に突出するリードフレームにおいて、インナーリードの表面を加工し、アウターリード部表面のみに所定の厚さのメッキ層を設けることを特徴とするリードフレームを提供するものである。

#### (発明の実施例)

以下、添付図面の第2図乃至第4図を参照して本発明のいくつかの実施例を説明する。第3図および第4図はこの発明の実施例に係るプラスチックパッケージの断面図を示したものである。なお、第2図は従来のリードフレームを用いたパッケージの断面図であるが、これと対比しながらこの発明の実施例を説明する。

一般的にモールド樹脂とリードフレームとの間の密着性はリードフレームの品質または表面処理に

-290-

- 6 -

が行なれることが多い。そしてリードフレームの表面粗さを小さくすれば接着力は弱り、表面粗さを大にすれば接着力は悪くなる。

そこでパッケージ内に収められる半導体電子の表面粗さの面から考慮すると、インナーリード部の表面粗さは良くし、外周封止部のモールド樹脂のパリを取りやすくする点から考えるとアウターリード部の表面粗さは悪い方が良い。

そこでこの2つの要求を同時に満足するふうにリードフレームの表面を加工すれば良いことになる。従来の全面メッシュの方ではメッシュ面とモールド樹脂との接着力が良い場合には、半導体電子の耐振性は悪くなるがパリが付着しやすくなり、その逆の場合にはパリは付着しにくくなるが耐振性が悪くなる。

また部分メッシュの場合には、メッシュ面の表面粗さが良い場合でもメッシュは部分的にしかおこなわれていないため、インナーリード部の表面粗さとモールド樹脂のパリ付着性の問題とを同時に満足させることはできない。

- 7 -

場合には、アウターリード部2のものをラップまたはメッシュ処理して耐振性を悪くする等の処理を施しても良い。

なお、第3図に示すように表面粗さを粗くしたインナーリード部2の部分メッシュ部6を同時に施すように構成してもよい。

この場合には半導体電子8とペレット端部1とのダイボンドが容易になるだけでなく、半導体電子8とリード2との間のワイヤーボンドも容易になるという利点がある。

なお荷物8はポンディングワイヤを、荷10はダイボンド用研磨たとえばセシリコン等をそれぞれ示したものである。なお表面粗さの加工やメッシュ処理はリード2の先、裏、表面いずれでも可であるが、表面に施すことによりその効果は大きくなる。

#### (発明の効果)

上記の如く本発明によれば、リードフレームとモールド樹脂との接着力を考慮してアウターリード部とインナーリード部とではその表面粗さを

さらに現在のこなされている部分メッシュ部はリードフレームの外予め出部1付近の表面のみに施されており、表面の耐振性は必ずしも良くなかった。

第2図に示すメッシュ部6が従来おこなわれていた部分メッシュ部である。そこでこの見開ではまずインナーリード部の表面粗さを良くするために、第3図に示すようにリード2のインナーリード部2の部分のみをラップまたはプレス等で表面の表面粗さを粗くする。処理としては現在一般に使用されている表面粗さ士 0.5<sup>5</sup>程度の42アロイ的混合剤を用いれば良い。また第4図に示すようにインナーリード部2の部分メッシュ部7を付けて別材質にしても良い。次いでアウターリード部2の表面粗さを粗くしてモールド樹脂のパリを付着しにくくしパリ取りを容易にするために、アウターリード部2の表面粗さは密な材質を使用する。表面粗さの目安として 0.5<sup>5</sup>以下のものを用いればよい。

また底材として表面粗さが無いものを使用した

- 8 -

既るようにより、表面材質を異なるように構成したので、パッケージ内に収めさせる半導体電子に対する耐振性の向上を図ることができるとともに、モールド樹脂のパリ取りが容易になり、外縁メッシュ部が悪くなるリードフレームを用いることができる。

#### 4. 図面の説明

第1図は既に使用されているリードフレームの構造を示す平面図、第2図は既存のリードフレームを用いた半導体基板の断面図、第3図および第4図は本発明の実施例に係る半導体基板の断面図である。

1…ペレット端部、2…リード、2a…アウターリード部、2b…インナーリード部、7…メッシュ部、8…半導体電子

出願人代理人 熊 田 伸

- 9 -

-291-

- 10 -

図1

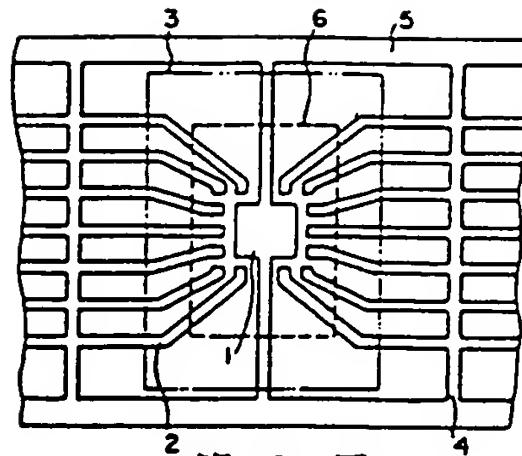


図2

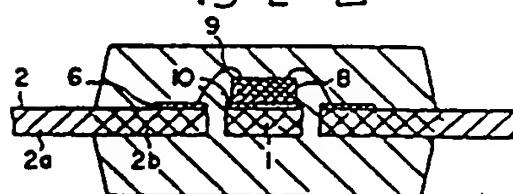


図3

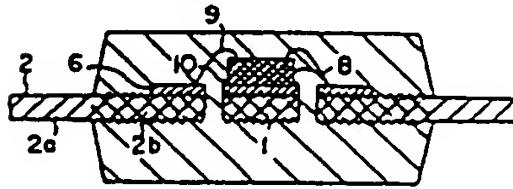


図4

